

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-084270

(43)Date of publication of application : 31.03.1995

(51)Int.Cl.

G02F 1/1343

(21)Application number : 05-229873

(71)Applicant : HITACHI LTD

HITACHI DEVICE ENG CO LTD

(22)Date of filing : 16.09.1993

(72)Inventor : HIROSHIMA MINORU

ISODA TAKASHI

ORITSUKI RYOJI

KOZAI KIYAO

YANAI MASAHIRO

HORII JUICHI

HASHIMOTO YUICHI

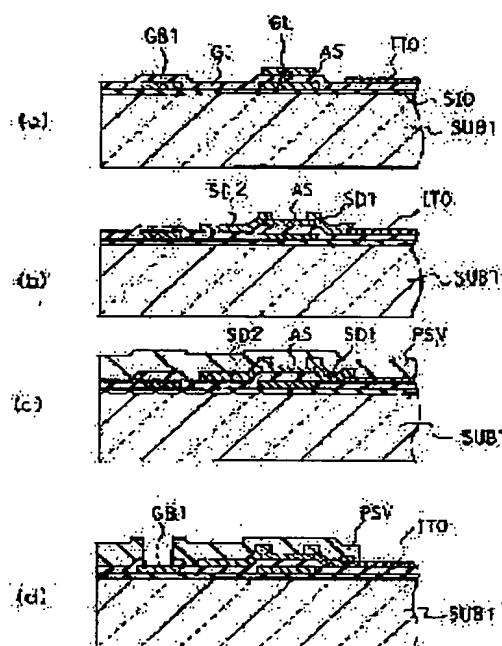
MATSUDA MASAOKI

(54) PRODUCTION OF LIQUID CRYSTAL DISPLAY SUBSTRATE

(57)Abstract:

PURPOSE: To decrease production man-hours by forming an insulating film and protective film over the entire area on a transparent substrate surface, then subjecting the films to specific boring.

CONSTITUTION: The insulating film GI consisting of, for example, a nitrided film is formed over the entire area of the surface of the lower transparent substrate SUB1 formed with gate signal terminals GL and gate signal terminals GB1. Further, pixel electrodes ITO consisting of transparent conductive films are formed in regions corresponding to the pixel regions on the surface of the insulating film GI. Semiconductor layers AS are thereafter formed so as to overlap on one region of the gate signal lines GL on the insulating film GI and drain signal lines are formed. The protective film PSV consisting of the silicon nitride film is formed over the entire area of the surface of such lower transparent substrate SUB1. Further, the protective film PSV is subjected to boring by using a known photoetching technique to expose the regions where the pixel electrodes ITO are formed, the regions where the gate signal terminals GB1 are formed and the regions where the drain signal terminals are formed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than

the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-84270

(43) 公開日 平成7年(1995)3月31日

(51) Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

G 0 2 F 1/1343

審査請求 未請求 請求項の数 1 O L (全 6 頁)

(21) 出願番号 特願平5-229873

(22) 出願日 平成5年(1993)9月16日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000233088

日立デバイスエンジニアリング株式会社

千葉県茂原市早野3681番地

(72) 発明者 廣島 實

千葉県茂原市早野3300番地 株式会社日立

製作所電子デバイス事業部内

(72) 発明者 磯田 高志

千葉県茂原市早野3681番地 日立デバイス

エンジニアリング株式会社内

(74) 代理人 弁理士 小川 勝男

最終頁に続く

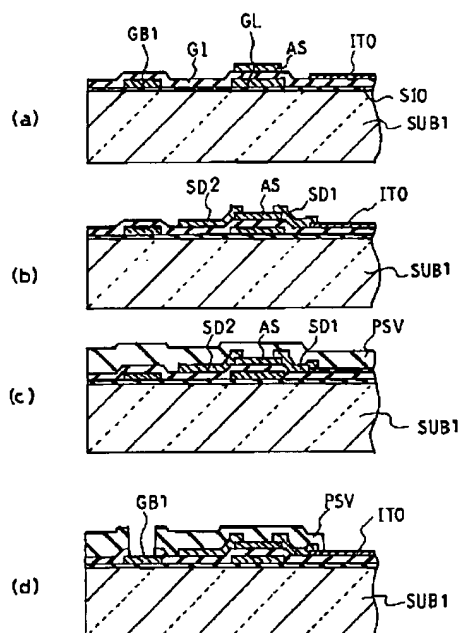
(54) 【発明の名称】 液晶表示基板の製造方法

(57) 【要約】

【目的】 製造工数の低減を図る。

【構成】 液晶を介して互いに対向する透明基板のうち一方の透明基板の液晶側の面に形成された、透明画素電極と、この透明画素電極を駆動させるための走査信号線と映像信号線と、この走査信号線と映像信号線との間に介在される絶縁膜と、該走査信号線と映像信号線のうち上層に位置づけられる信号線を被うようにして形成される保護膜とを備えた液晶表示装置において、前記絶縁膜を透明基板面の全域に形成する工程と、前記保護膜を透明基板面の全域に形成した後、前記透明画素電極および走査信号線と映像信号線のそれぞれの端子を露呈させるための孔開けを行なう工程と、を含む。

図 1



(2)

特開平7-84270

1

【特許請求の範囲】

【請求項1】 液晶を介して互いに対向する透明基板のうち一方の透明基板の液晶側の面に形成された、透明画素電極と、この透明画素電極を駆動させるための走査信号線と映像信号線と、この走査信号線と映像信号線との間に介在される絶縁膜と、該走査信号線と映像信号線のうち上層に位置づけられる信号線を被うようにして形成される保護膜とを備えた液晶表示装置において、前記絶縁膜を透明基板面の全域に形成する工程と、前記保護膜を透明基板面の全域に形成した後、前記透明画素電極および走査信号線と映像信号線のそれぞれの端子を露呈させるための孔開けを行なう工程と、を含むことを特徴とする液晶表示基板の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、液晶表示基板の製造方法に係り、たとえば、いわゆるアクティブ・マトリクス方式の液晶表示基板の製造方法に関する。

【0002】

【従来の技術】アクティブ・マトリクス方式の液晶表示基板は、マトリクス状に配列された複数の画素電極のそれぞれに対応して非線形素子（スイッチング素子）を設けたものである。

【0003】各画素における液晶は理論的には常時駆動（デューティ比1.0）されているので、時分割方式を採用している、いわゆる単純マトリクス方式と比べてアクティブ方式はコントラストがよく、特にカラー液晶表示装置では欠かせない技術となりつつある。スイッチング素子として代表的なものとしては薄膜トランジスタ（TFT）がある。

【0004】そして、このような液晶表示基板におけるマトリクス状に配置された各画素電極は、ゲート信号線の電圧供給によりオンする薄膜トランジスタを介してドレイン信号線からの信号電圧が印加されるように構成されている。

【0005】ここで、画素電極は透明導電材料から構成され、従来では、その形成を独立に、すなわち周知のフォトリソグラフィ技術を用いて形成していた。

【0006】なお、薄膜トランジスタを使用したアクティブ・マトリクス方式の液晶表示装置は、たとえば特開昭63-309921号公報や、「冗長構成を採用した12.5型アクティブ・マトリクス方式カラー液晶ディスプレイ」、日経エレクトロニクス、頁193～210、1986年12月15日、日経マグロウヒル社発行、で知られている。

【0007】

【発明が解決しようとする課題】しかしながら、このような液晶表示基板は製造においては、その製造工数が極めて多いという問題が指摘され、その大幅な低減がなされることが要望されるに至った。

2

【0008】本発明は、このような事情に基づいてなされたものであり、その目的とするところのものは、製造工数の大幅な低減を図った液晶表示基板の製造方法を提供することにある。

【0009】

【課題を解決するための手段】このような目的を達成するために、本発明は、基本的には、液晶を介して互いに対向する透明基板のうち一方の透明基板の液晶側の面に形成された、透明画素電極と、この透明画素電極を駆動させるための走査信号線と映像信号線と、この走査信号線と映像信号線との間に介在される絶縁膜と、該走査信号線と映像信号線のうち上層に位置づけられる信号線を被うようにして形成される保護膜とを備えた液晶表示装置において、前記絶縁膜を透明基板面の全域に形成する工程と、前記保護膜を透明基板面の全域に形成した後、前記透明画素電極および走査信号線と映像信号線のそれぞれの端子を露呈させるための孔開けを行なう工程と、を含むことを特徴とするものである。

【0010】

【作用】このように構成した液晶表示基板の製造方法によれば、透明基板面の全域に形成した保護膜に、透明画素電極および走査信号線と映像信号線のそれぞれの端子を露呈させるための孔開けを行なう場合に、この保護膜の下層に前記絶縁膜が存在している場合がある。

【0011】通常は、この絶縁膜は保護膜と同材料となっているが、たとえ異なる場合においても同一のマスクによってそのまま該絶縁膜の選択除去によって孔開けを続行させることができ、その下層の材料を露呈させることができるようになる。

【0012】保護膜の下層に前記絶縁膜が存在していない場合には、該保護膜のみの選択除去によって孔開けがなされるが、それによって露呈された下層の材料はストッパの機能を有することとなり、上述の絶縁膜の孔開けのみをそのまま続行させることができるようになる。

【0013】このことから、前記絶縁膜にそれ独自の選択除去の工程を必要としなくなることから、製造工数の大幅な低減を達成することができるようになる。

【0014】

【実施例】図2は、本発明による液晶表示基板ARの等価回路とその周辺回路の結線図を示した図である。

【0015】同図は回路図ではあるが、実際の幾何学的配置に対応して描かれている。液晶表示基板ARは複数の画素を二次元状に配列したマトリクス・アレイである。

【0016】図中、Xは映像信号線（ドレイン信号線）DLを意味し、添字G、BおよびRがそれぞれ緑、青および赤画素に対応して付加されている。Yは走査信号線（ゲート信号線）GLを意味し、添字1、2、3、…、endは走査タイミングの順序に従って付加されている。

【0017】映像信号線X（添字省略）は交互に上側

(3)

特開平7-84270

3

(または奇数)映像信号駆動回路He、下側(または偶数)映像信号駆動回路Hoに接続されている。

【0018】走査信号線Y(添字省略)は垂直走査回路Vに接続されている。

【0019】SUPは1つの電圧源から複数の分圧した安定化された電圧源を得るための電源回路やホスト(上位演算処理装置)からのCRT(陰極線管)用の情報をTFT液晶表示装置用の情報に交換する回路を含む回路である。

【0020】図3は、本発明による液晶表示基板ARの一実施例を示す平面図である。同図において、下部透明基板SUB1があり、この下部透明基板SUB1の上には上部透明基板SUB2が配置されている。

【0021】上部透明基板SUB2は下部透明基板SUB1よりも面積が小さく、該下部透明基板SUB1の周辺部を露呈させた状態で配置されている。

【0022】なお、下部透明基板SUB1と上部透明基板SUB2の間には液晶が介在されているとともに、該上部透明基板SUB2の周辺に配置されたスペーサSLによって該液晶の封入がなされるようになっている。

【0023】上部透明基板SUB2から露呈された下部透明基板SUB1の周辺には、前記図2の回路図に対応させて、その図中縦方向の辺部にはゲート信号端子群GBが配置され、また横方向の辺部にはドレイン信号端子群DBが配置されている。

【0024】図4は、図3のIV-IV線における断面を示した図である。ただし、図4において上部透明基板SUB2と液晶は省略している。

【0025】図4において、下部透明基板SUB1の液晶側の面には、シリコン酸化膜SIOが全域に形成され、このシリコン酸化膜SIOの表面にはゲート信号線GLが形成されている。このゲート信号線GLは、たとえばAl等からなる導電膜GTから構成されている。

【0026】このゲート信号線GLは、その一部において後述する薄膜トランジスタ(TFT)のゲート電極を構成するとともに、その端部において前記スペーサSLの外側にまで延在されて前記ゲート信号端子群GBのうちの一つであるゲート信号端子GB1を構成している。

【0027】そして、このゲート信号線GLを含んでたとえばシリコン窒化膜からなる絶縁膜GIが形成され、この絶縁膜GIは前記薄膜トランジスタ(TFT)の形成領域においてはゲート絶縁膜を構成し、それ以外の領域においては該ゲート信号線GLと後述するドレイン信号線DLとの交差部における層間絶縁膜としての機能を有するようになっている。

【0028】さらに、薄膜トランジスタ(TFT)の形成領域に形成されたゲート絶縁膜(絶縁膜GIの一部)の上には、たとえばポリシリコンからなる半導体層ASが形成され、この半導体層ASの上には、図示しないドレイン信号線(図5では符号DLで示している)と

4

同工程で形成されるドレイン電極SD2およびソース電極SD1が形成されている。

【0029】該ドレイン電極SD2は、図3のV-V線における断面図である図5に示すように、ドレイン信号線DLと一体に形成され、このドレイン信号線DLはスペーサSLの外側にまで延在されて前記ドレイン信号端子群DBのうちの一つであるドレイン信号端子DB1を構成している。

【0030】また、ソース電極SD1は前記絶縁膜GIの表面に形成された透明導電膜からなる透明画素電極ITOに接続されている。

【0031】さらに、たとえばシリコン窒化膜からなる保護膜(絶縁膜)PSVが形成され、この保護膜PSVは、前記透明画素電極ITOの形成領域、ゲート信号端子GB1の形成領域、およびドレイン信号端子DB1の形成領域のそれぞれに開口がなされたものとなっている。

【0032】そして、このように開口がなされた保護膜PSVの表面には配向膜ORI1が形成されている。

【0033】次に、このように構成された液晶表示基板の製造方法の一実施例を説明する。

【0034】ここで、図4に対応する製造工程を図1に、また図5に対応する製造工程を図6に示す。

【0035】工程1。(図1(a)、図6(a))
下部透明基板SUB1の表面の全域にシリコン酸化膜SIOを形成し、このシリコン酸化膜SIOの表面全域に、たとえばAl等からなる導電膜GIを形成し、ゲート信号線GLおよびそのゲート信号端子GB1を構成する。

【0036】なお、この場合の導電膜GIは、Alのみに限らず他の金属であってもよく、また多種の金属からなる積層体であってもよいことはいうまでもない。

【0037】そして、このように加工された下部透明基板SUB1の表面の全域にたとえばシリコン窒化膜からなる絶縁膜GIを形成する。

【0038】この場合の絶縁膜GIはこの工程においては全く選択エッチングはなされず、後述する工程4.で保護膜PVSの選択エッチングと同時になされるようになっている。

【0039】さらに、この絶縁膜GIの表面の画素領域に相当する領域に透明導電膜からなる画素電極ITOを形成する。

【0040】その後、この絶縁膜GI上に前記ゲート信号線GLの一領域に重畳するように半導体層ASを形成する。

【0041】工程2。(図1(b)、図6(b))
たとえばAlからなる導電膜によってドレイン信号線DLを形成する。この場合、このドレイン信号線DLの製造と同工程で、該ドレイン信号線DLと接続されドレイン電極SD2、および画素電極ITOと接続されたソー

(4)

特開平7-84270

5

ス電極SD1を形成する。

【0042】工程3. (図1(c), 図6(c))

このように加工された下部透明基板SUB1の表面の全域にシリコン窒化膜からなる保護膜PSVを形成する。

【0043】工程4. (図1(d), 図6(d))

前記保護膜PSVを周知のフォトリソ技術を用いて孔開けし、画素電極ITOの形成領域、ゲート信号端子GB1の形成領域、およびドレイン信号端子DB1の形成領域を露呈させる。

【0044】このように構成した液晶表示基板の製造方法によれば、透明基板SUB1面の全域に形成した保護膜PVSに、透明画素電極ITOおよびゲート信号線GLとドレイン信号線DLのそれぞれの端子GB1、DB1を露呈させるための孔開けを行なう場合に、この保護膜PVSの下層に前記絶縁膜GIが存在している場合がある。

【0045】通常は、この絶縁膜GIは保護膜PVSと同一材料となっているが、たとえ異なる場合においても同一のマスクによってそのまま該絶縁膜GIの選択除去によって孔開けを続行させることができ、その下層の材料(たとえば図1においてゲート信号端子GB1)を露呈させることができるようになる。

【0046】保護膜PVSの下層に前記絶縁膜GIが存在していない場合には、該保護膜PVSのみの選択除去によって孔開けがなされるが、それによって露呈された下層の材料(たとえば図6においてドレイン信号端子DB1および透明画素電極ITO)はストッパの機能を有することとなり、上述の絶縁膜GIの孔開けのみをその

6

まま続行させることができるようになる。

【0047】このことから、前記絶縁膜にそれ独自の選択除去の工程を必要としなくなることから、製造工数の大幅な低減を達成することができるようになる。

【0048】

【発明の効果】以上説明したことから明かなように、本発明による液晶表示基板の製造方法によれば、製造工数を大幅に低減できるようになる。

【図面の簡単な説明】

【図1】本発明による液晶表示基板の製造方法の一実施例を示す工程図で、図3のIV-IV線における断面図を示している。

【図2】本発明による製造方法が適用される液晶表示基板の一実施例を示す回路図である。

【図3】本発明による製造方法が適用される液晶表示基板の一実施例を示す平面図である。

【図4】図3のIV-IV線における断面図である。

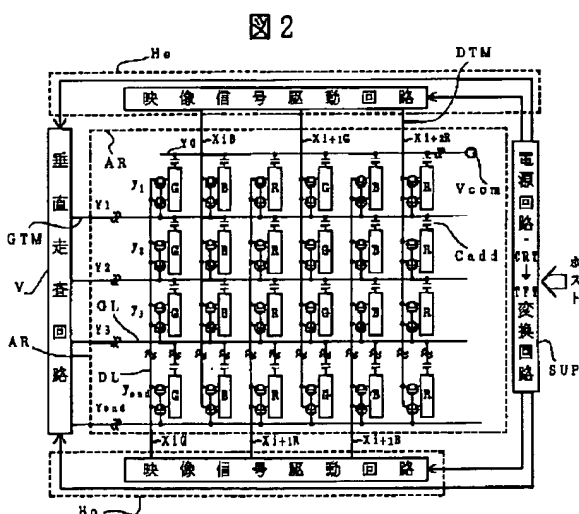
【図5】図3のV-V線における断面図である。

【図6】本発明による液晶表示基板の製造方法の一実施例を示す工程図で、図3のV-V線における断面図を示している。

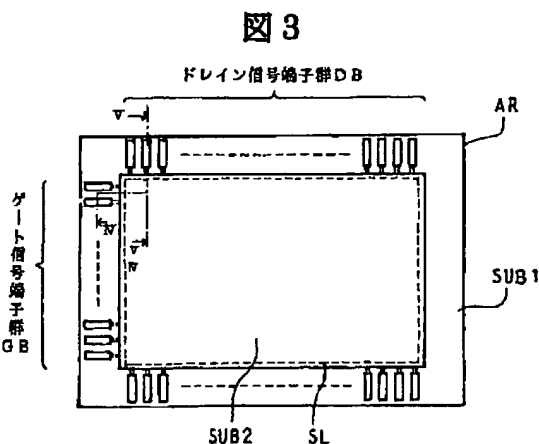
【符号の説明】

GI	絶縁膜
PSV	保護膜
ITO	画素電極
GB1	ゲート信号線
DB1	ドレイン信号線

【図2】



【図3】

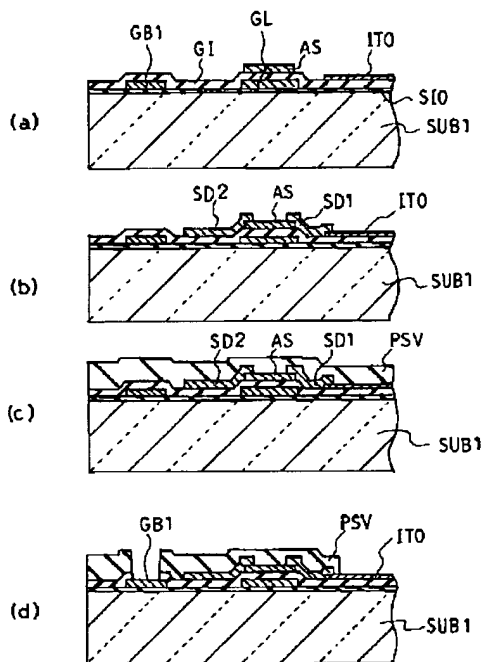


(5)

特開平7-84270

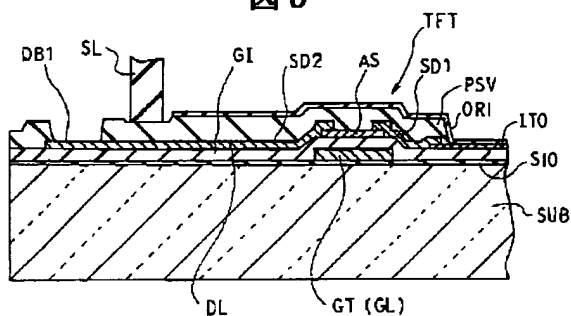
【図1】

図1



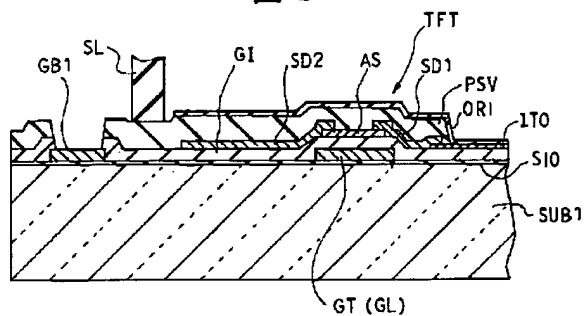
【図5】

図5



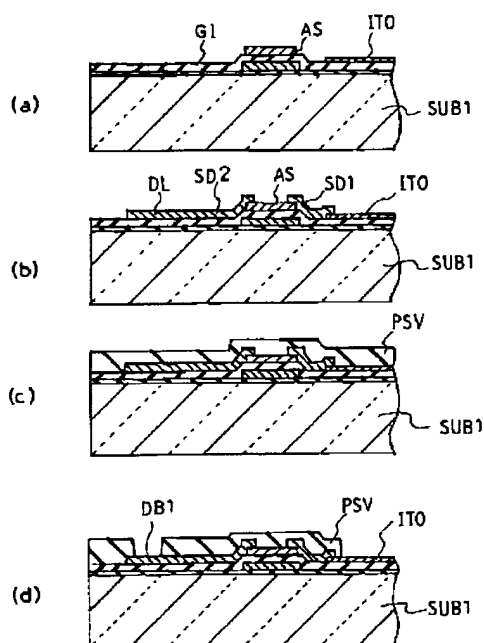
【図4】

図4



【図6】

図6



フロントページの続き

(72)発明者 折付 良二

千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72)発明者 香西 甲矢夫

千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72)発明者 箭内 雅弘

千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72)発明者 堀井 寿一

千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(6)

特開平7-84270

(72)発明者 橋本 雄一

千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72)発明者 松田 正昭

千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内